

낸드 플래시의 수명 향상을 위한 TLC/SLC 모드 전환 기술

전성식, 정의영

연세대학교 전기전자공학부

전화: (02)2133-7826, E-mail: jss21331@yonsei.ac.kr

TLC/SLC Mode Switching Method for Improving the Lifetime of NAND Flash

Seongsik Jeon, Eui-Young Chung

School of Electrical and Electronic Engineering Yonsei University

요 약

데이터 센터, 웹 스토리지, 클라우드 서비스와 같은 방대한 양의 데이터 수집 및 처리를 위해 서버용 SSD의 수요가 급격히 늘고 있다. 24시간 동작이 필요한 서버용 SSD는 데이터의 무결점 및 수명 특성이 보장되어야 안정적인 서비스가 가능하고 유지비용도 줄게 된다. 2D(평면형 셀 구조) 낸드 플래시에서 3D(수직 적층형 셀 구조) 낸드 플래시로 기술 전환으로 서버용 SSD를 위한 안정적인 특성이 확보되었지만, TLC(Triple Level Cell) 기반 SSD의 수명 특성은 여전히 SLC(Single Level Cell), MLC(Multi Level Cell)에 비해 뛰어나지 못하다. 본 논문에서는 높은 성능과 수명의 장점을 가진 SLC의 특성을 활용하여 성능 개선에만 국한된 기존의 이중 낸드 플래시가 아닌 셀의 수명을 향상시킬 수 있는 TLC/SLC 모드 전환 기술을 제안하고자 한다. 제안하는 모드 전환 기술을 통해 낸드 플래시의 수명이 약 1.3배 개선됨을 실험을 통해 확인할 수 있다.

Abstract

The demand of SSDs for servers is rapidly increasing for the massive collection and processing of data, such as data centers, web storage, and cloud services. SSDs for servers that require 24-hour operation are required to guarantee data integrity and lifetime, which enables reliable service and low maintenance cost. The transition from 2D(Planar Cell Structure) NAND Flash to 3D(Vertical Stacked Cell Structure) NAND Flash makes it possible to secure stable characteristics for SSDs for servers. However, the lifetime of TLC(Triple Level Cell) based SSDs is still not superior to SLC(Single Level Cell) and MLC(Multi Level Cell). In this paper, we propose a TLC/SLC mode switching method that can improve the lifetime of cells instead of a conventional heterogeneous NAND flash, which is limited to performance improvement by utilizing the characteristics of SLC with high performance and reliability advantages. The experiment shows that the proposed mode switching technology improves the lifetime of the NAND Flash by about 1.3 times.

Keywords : NAND Flash, TLC, SLC, Reliability, Endurance

I. 서 론

PC의 저장 장치로 주로 사용되었던 HDD는 발 빠르게 SSD로 대체되고 있다. 현실적인 수준으로 낮아진 SSD의 가격과 HDD 대비 높은 성능은 SSD 시장 진입에 큰 매력으로 작용하고 있다. 낸드 플래시 기반의

SSD는 최근 3D(수직 적층형 셀 구조) 낸드 플래시 기술이 개발됨에 따라 2D(평면형 셀 구조) 낸드 플래시에서 발생하던 스케일링 한계점을 극복하고 개선된 성능과 수명 특성 확보가 가능하게 되었다.^[1] 하지만, 데이터 센터와 웹 스토리지와 같은 방대한 양의 데이터를 실시간으로 업데이트를 해야 하는 서버의 경우 개인용

보다 더 많은 횃수의 지우기 및 쓰기 연산을 요구하고 있다.^[2] 또한, 높은 가격 경쟁력을 기반으로 시장 수요가 증가하고 있는 TLC(Triple Level Cell) 기반의 제품은 여전히 SLC(Single Level Cell) 및 MLC(Multi Level Cell) 기반의 제품에 비해 수명 특성이 뛰어나지 못하다.

본 논문에서는 SSD의 품질을 좌우하는 중요한 요소인 낸드 플래시의 수명 향상을 위해 TLC/SLC 모드 전환 기술을 제안하고자 한다. 기존의 이중 낸드 플래시 저장 방식은 자주 쓰이는 데이터를 SLC로 저장해 빠른 응답 속도를 제공할 수 있도록 한 성능 개선 방법이었다^[3-5]. 본 논문에서는 TLC 대비 셀 구분을 위한 참조 전압(Reference Voltage) 마진이 많은 SLC의 장점을 활용하여 TLC가 한계 수명에 도달하기 이전 SLC로의 모드 전환을 통해 낸드 플래시의 수명을 향상시키고자 한다.

II. 본 론

1. TLC와 SLC의 비교

셀당 1비트 저장이 가능한 SLC는 총 2개(0/1)의 상태를 가진다. 반면, TLC는 SLC와 동일한 셀 구조이나 플로팅 게이트(Floating Gate)에 채우는 전하량을 구분하여 셀당 3비트 저장이 가능한 총 8개(111/110/010/011/001/000/100/101)의 상태를 가지게 되는데, 이들을 7개의 참조 전압으로 상태를 구분한다. 쓰기, 지우기 연산이 반복적으로 수행될수록 셀은 물리적인 손상을 입게 되고 플로팅 게이트에 저장된 전자를 잃거나 얻게 되어 셀의 상태 변화가 일어나면 불량 비트가 발생하게 된다.

제한된 임계 전압(Threshold Voltage) 내에 다수의 셀 상태를 구분해야 하는 TLC는 소수의 전하량 변화에도 셀 상태를 구분하기가 어렵지만, SLC의 경우에는 두 가지의 상태 구분만 해주면 되므로 다수의 연산 동

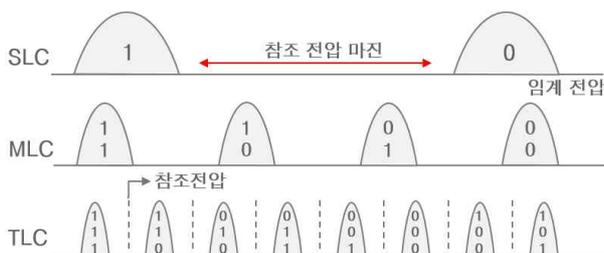


그림 1. SLC/MLC/TLC의 임계 전압 및 참조 전압 마진
Fig. 1. Threshold voltage and reference voltage margin of SLC/MLC/TLC

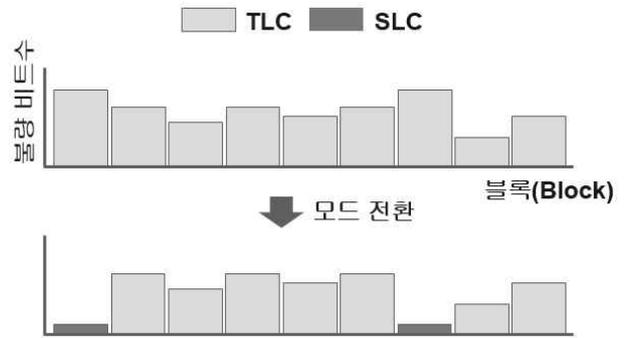


그림 2. TLC에서 SLC로의 모드 전환 효과
Fig. 2. The effect of switching from TLC to SLC

작으로 전자를 잃거나 얻게 되어도 그림 1과 같이 0과 1을 구분할 충분한 참조 전압 확보가 가능하다. 따라서 다수의 TLC 연산 동작으로 불량 비트 수가 증가한 셀은 SLC 모드 전환만으로 그림 2와 같이 불량 비트 수를 줄이는 효과를 가져 올 수 있고 전환 이후 한계 수명에 도달할 때까지 추가 연산 동작이 가능하다.

2. TLC에서 SLC로의 모드 전환

TLC에서 SLC로 모드 전환이 이루어질 경우 가용 용량이 1/3로 감소하게 된다. 즉, TLC에서 SLC로 모드 전환이 빠르면 셀의 물리적 손상도 적으므로 SLC의 수명은 길어지지만, TLC의 가용 용량이 줄어드는 문제가 발생한다. 반대로 TLC에서 SLC로 전환이 늦을수록 셀의 물리적 손상이 가중되어 SLC의 수명 연장 효과가 미미해 질 수 있다. 결국, 전체적인 메모리의 수명 개선 효과를 기대하기 위해서는 TLC의 용량 손실을 최소화 하면서 최상의 SLC 수명 연장 효과를 가져 올 수 있는 시점에 모드 전환을 하는 것이 필요하며, TLC 셀의 수명 상태를 적절히 반영하여 전환 시점을 결정해야 한다. 낸드 플래시는 소수의 불량 비트가 발생하더라도 내부 컨트롤러의 ECC(Error Correction Codes) 기능을 통해 불량 비트를 원상 복구하는데 이는 컨트롤러의 사양에 따라 처리 비트 수에 한계가 있다. 따라서 TLC의 불량 비트 수가 컨트롤러에서 제한하고 있는 한계 비트 수에 도달하기 이전에 셀 모드가 전환되어야 한다.

모드 전환과 미 전환간의 수명은 식(1), (2)와 같이 메모리 용량(NAND Capacity)과 연산 횃수(NAND Cycles)를 반영한 총 가용 용량 식(Total Usable Capacity)을 통해 비교한다. 그림 3과 같이 TLC 연산을 ECC 한계 비트에 도달할 때까지 수행하고 이 때 확인된 TLC의 연산 횃수로 모드 미 전환 시의 총 가용 용량을 확인한다. 반면, 모드 전환 시의 총 가용 용량은 식(2)와 같이 전환 시점 이전의 TLC 가용 용량과 전

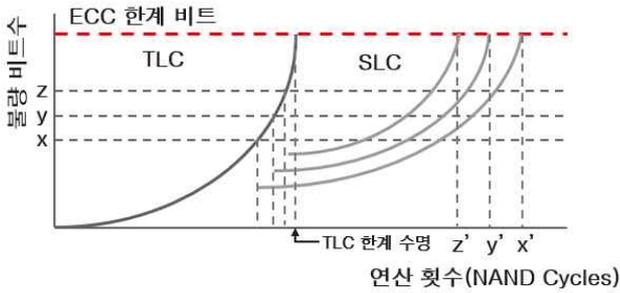


그림 3. TLC와 SLC의 수명 특성^[6]
Fig. 3. The lifetime characteristic of TLC and SLC

환 시점 이후의 SLC 가용 용량이 더해지게 되는데, 총 가용 용량이 최대가 되는 전환 시점을 찾기 위해 ECC 한계 비트 수를 기준으로 빠른 전환(그림 3의 x 지점)과 느린 전환(z 지점)으로 시점을 나누어 시점 별 SLC 연산 횟수(x', y', z')를 측정한다. 측정된 값을 통해 도출된 시점별 가용 용량을 모드 미 전환 시의 총 가용 용량과 비교하여 최적의 전환 시점을 결정한다.

$$\begin{aligned} & \text{Total usable capacity (Conventional)} \\ & = \text{NAND capacity} \times \text{NAND cycles (TLC)} \end{aligned} \quad (1)$$

$$\begin{aligned} & \text{Total usable capacity (Mode switching)} \\ & = \left(\text{Total usable capacity} \times \frac{\text{The number of failed bits}}{\text{The number of ECC limits}} \right) \\ & + \left(\frac{\text{NAND capacity}}{3} \times \frac{\text{NAND cycles (SLC)}}{3} \right) \end{aligned} \quad (2)$$

모드 전환으로 인한 용량 감소로 데이터 접근 빈도 역시 전환 전 대비 늘어나는 점을 감안하여 SLC 총 가용 용량에는 용량 감소와 접근 빈도 증가 요소를 식(2)와 같이 반영한다.

III. 실험

실험은 하이닉스 낸드 플래시의 규격^[7]을 참고하였고 자체 제작된 FPGA 플랫폼 보드에서 진행하였다. TLC의 지우기, 쓰기 연산 동작을 수행하면서 불량 비트 수를 측정하였고 ECC 한계 비트는 40비트를 기준으로 하였다. TLC 불량 비트수가 ECC 한계 비트 수의 95%, 90%, 85%, 80%, 75%에 도달하였을 때 모드 전환을 실시하였고, 이후 연산은 SLC로 ECC 한계 비트에 도달할 때까지 실시하여 전환 시점별 SLC 연산 횟수를 측정하였다.

그림 4에서 확인할 수 있듯이 ECC 허용 비트 수에

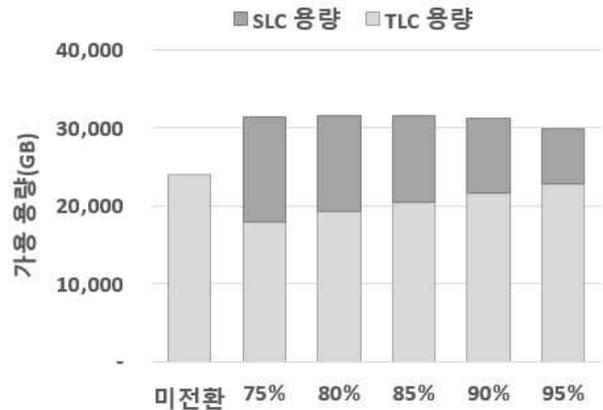


그림 4. 모드 전환과 미 전환의 수명
Fig. 4. Lifetime of mode switching and non-mode switching

근접한 셀의 수명 상태임에도 다수의 SLC 연장 사용이 가능하였다. 모드 전환으로 TLC의 용량 손실이 발생하였지만, SLC의 수명 연장 효과로 인해 총 가용 용량은 모드 미 전환 대비 약 1.3배 늘어났다. 전환 시점이 빠를수록(75%) TLC 용량 손실 폭이 늘어났고, 전환 시점이 늦을수록(95%) SLC 용량 개선 폭은 줄어들었다. 따라서 TLC와 SLC의 가용 용량의 합이 최대가 되는 85%에 모드 전환하는 것이 가장 큰 수명 개선 효과가 있다.

IV. 결론

본 논문은 낸드 플래시의 수명 개선을 위해 TLC /SLC 모드 전환 기술을 제안하였다. TLC와 SLC의 특성 분석을 통해 특정 시점 이후에 SLC로의 모드 전환으로 셀의 수명을 개선할 수 있었고, 최적의 전환 시점을 제안하여 개선 효과를 극대화하였다. 실험 결과에서 보여준 전환 시점은 특정 칩에 대한 결과로 모든 제품에 동일한 전환 시점을 적용 할 수 없지만, 본 논문에서 제안된 내용을 바탕으로 최적의 전환 시점을 결정하여 적용한다면 낸드 플래시 수명 향상에 많은 기여를 할 수 있을 것이다.

참고 문헌

[1] A. Spinelli, C. Compagnoni, A. Lacaita, "Reliability of NAND Flash Memories: Planar Cells and Emerging Issues in 3D Devices", Computers, pp. 29-30, April 2017.
[2] N. Mielke, R. Frickey, I. Kalastirsky,

- "Reliability of Solid-State Drives Based on NAND Flash Memory" , in Proceedings of the IEEE, vol. 05, no. 9, pp. 1726-1727, August 2017.
- [3] S. Lee, K. Ha, K. Zhang, J. Kim, and J. Kim, "FlexFS: a flexible flash file system for MLC NAND flash memory" , in Proc. of the 2009 conference on USENIX Annual technical conference (USENIX'09), pp. 9-9, Berkeley, CA, USA, June 2009.
- [4] S. Jung, Y. Song, "Hierarchical use of heterogeneous flash memories for high performance and durability" , Consumer Electronics, IEEE Transactions on, vol. 55, no. 3, pp. 1383-1391, August 2009.
- [5] 이성진, 김지홍, "SLC/MLC 이중 플래시 저장장치 기술" , 전자공학회지, 제37권, 3호, 281-290 쪽, 2010년 3월
- [6] N. Mielke, T. Marquart, N. Wu, J. Kessenich, "Bit Error Rate in NAND Flash Memories" , Reliability Physics Symposium, IEEE International, pp. 11-12, Phoenix, AZ, USA, May 2008.
- [7] HY27QDG8M2M5R, Hynix Semiconductor Inc. , www.hynix.com.